

1/5/5 (Item 5 from file: 351)  
DIALOG(R) File 351:Derwent WPI  
(c) 2005 Thomson Derwent. All rts. reserv.

013996215 \*\*Image available\*\*  
WPI Acc No: 2001-480430/ 200152  
XRPX Acc No: N01-355932

Low-pass filter for microwave devices, comprises resistance film formed on predetermined area of conductor film pattern which is formed on dielectric substrate

Patent Assignee: NEC CORP (NIDE )  
Number of Countries: 001 Number of Patents: 001

Patent Family:

Patent No	Kind	Date	Applicat No	Kind	Date	Week
JP 2001177305	A	20010629	JP 99357059	A	19991216	200152 B

Priority Applications (No Type Date): JP 99357059 A 19991216

Patent Details:

Patent No	Kind	Lan Pg	Main IPC	Filing Notes
JP 2001177305	A	6	H01P-001/203	

Abstract (Basic): JP 2001177305 A

NOVELTY - A conductor film pattern (3) is formed on the dielectric substrate (1). The resistance film (5) is formed on the predetermined area of the conductor film pattern.

USE - For microwave devices.

ADVANTAGE - Damping frequency range of low-pass filter is made wide so that unnecessary waves are attenuated. Multipath reflection of unnecessary wave is suppressed and degradation of amplitude frequency characteristic is prevented.

DESCRIPTION OF DRAWING(S) - The figure shows the top view of component of low-pass filter. (Drawing includes non-English language text).

Dielectric substrate (1)

Conductor film pattern (3)

Resistance film (5)

pp; 6 DwgNo 1/5

Title Terms: LOW; PASS; FILTER; MICROWAVE; DEVICE; COMPRISE; RESISTANCE; FILM; FORMING; PREDETERMINED; AREA; CONDUCTOR; FILM; PATTERN; FORMING; DIELECTRIC; SUBSTRATE

Derwent Class: W02

International Patent Class (Main): H01P-001/203

International Patent Class (Additional): H01P-001/212

File Segment: EPI

(19)日本国特許庁 (JP)

## (12) 公開特許公報 (A)

(11)特許出願公開番号

特開2001-177305

(P2001-177305A)

(43)公開日 平成13年6月29日 (2001.6.29)

(51)Int.Cl.  
H 0 1 P 1/203  
1/212

識別記号

F I  
H 0 1 P 1/203  
1/212テマコード(参考)  
5 J 0 0 6

審査請求 有 請求項の数14 OL (全 6 頁)

(21)出願番号

特願平11-357059

(22)出願日

平成11年12月16日 (1999.12.16)

(71)出願人 000004237

日本電気株式会社

東京都港区芝五丁目7番1号

(72)発明者 小山 良

東京都港区芝五丁目7番1号 日本電気株  
式会社内

(74)代理人 100082935

弁理士 京本 直樹 (外2名)

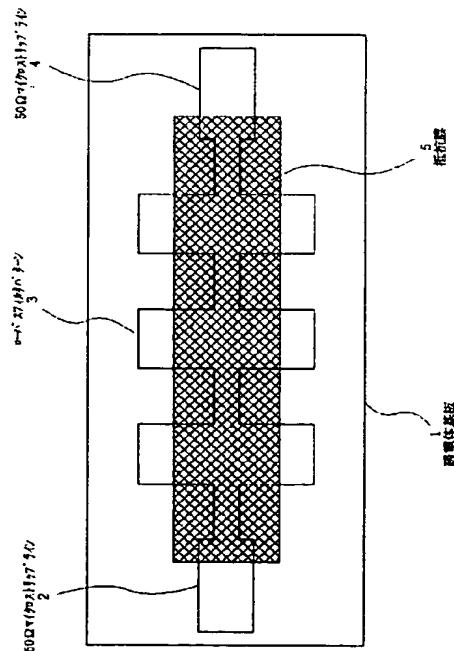
Fターム(参考) 5J006 HB03 HB21 JA03 JA33

(54)【発明の名称】 ローパスフィルタ

## (57)【要約】

【課題】マイクロストリップラインによって構成されたローパスフィルタでは減衰させる周波数範囲を広くとることが難しく、特に周波数が高くなると十分な減衰量を得ることができない。減衰周波数範囲を広くするためにローパスフィルタを縦列に多段接続すると全体の寸法、通過域の損失が大きくなる。また不要波がマイクロ波装置内で多重反射を起こし振幅周波数特性を劣化させる。

【解決手段】ローパスフィルタバターンの所定部分、特に誘導性インピーダンス部を中心に1または複数の抵抗膜を形成する。この構成によってローパスフィルタの減衰領域を広帯域化でき、また反射される不要波を抵抗膜によって減衰させ不要波の多重反射を抑えることができる。



## 【特許請求の範囲】

【請求項1】 誘電体基板上に形成された導体膜パターンによって構成されるローパスフィルタであって、前記導体膜パターン上の所定の領域に抵抗膜が形成されたことを特徴とするローパスフィルタ。

【請求項2】 抵抗膜は1つの膜からなる請求項1記載のローパスフィルタ。

【請求項3】 抵抗膜はローパスフィルタを構成する導体膜パターンにおいて入力部から出力部まで連続して形成された1つの膜である請求項2記載のローパスフィルタ。

【請求項4】 抵抗膜は複数の膜からなる請求項1記載のローパスフィルタ。

【請求項5】 抵抗膜はローパスフィルタを構成する導体膜パターン中の各誘導性インピーダンス部に形成される請求項4記載のローパスフィルタ。

【請求項6】 抵抗膜はローパスフィルタを構成する導体膜パターン中の誘導性インピーダンス部であって入力部および出力部に隣接した個所に形成される請求項4記載のローパスフィルタ。

【請求項7】 抵抗膜はローパスフィルタを構成する導体膜パターン中の容量性インピーダンス部の間に配置される誘導性インピーダンス部に形成される請求項4記載のローパスフィルタ。

【請求項8】 誘電体基板に形成された導体膜パターンによって構成されるローパスフィルタであって、前記導体膜パターンと前記誘電体基板の間の所定の領域に抵抗膜が形成されたことを特徴とするローパスフィルタ。

【請求項9】 抵抗膜は1つの膜からなる請求項8記載のローパスフィルタ。

【請求項10】 抵抗膜はローパスフィルタを構成する導体膜パターンにおいて入力部から出力部まで連続して形成された1つの膜である請求項9記載のローパスフィルタ。

【請求項11】 抵抗膜は複数の膜からなる請求項8記載のローパスフィルタ。

【請求項12】 抵抗膜はローパスフィルタを構成する導体膜パターン中の各誘導性インピーダンス部に形成される請求項11記載のローパスフィルタ。

【請求項13】 抵抗膜はローパスフィルタを構成する導体膜パターン中の誘導性インピーダンス部であって入力部および出力部に隣接した個所に形成される請求項11記載のローパスフィルタ。

【請求項14】 抵抗膜はローパスフィルタを構成する導体膜パターン中の容量性インピーダンス部の間に配置される誘導性インピーダンス部に形成される請求項11記載のローパスフィルタ。

## 【発明の詳細な説明】

## 【0001】

## 【発明の属する技術分野】 本発明はマイクロ波などに用

いられるローパスフィルタに関し、特に誘電体基板上に形成されたマイクロストリップラインによって構成されるローパスフィルタに関する。

## 【0002】

【従来の技術】 図5は、誘電体基板上のマイクロストリップラインによって構成された従来のローパスフィルタの平面図である。

【0003】 アルミナセラミックからなる誘電体基板1上に、導電膜パターンによって、 $50\Omega$ のマイクロストリップライン2、4と、これらの間にローパスフィルタパターン3が形成されている。このローパスフィルタは、 $50\Omega$ のマイクロストリップラインを入力インターフェースおよび出力インターフェースとした分布定数型ローパスフィルタを構成する。この構成では、線路を伝播するマイクロ波に対して、各部の線路の寸法を、必要な誘導性インピーダンスおよび容量性インピーダンスと等価にすることによってローパスフィルタを構成している。

## 【0004】

【0005】 20 【発明が解決しようとする課題】 しかし、上記ローパスフィルタには次のような問題がある。まず、減衰させる周波数範囲を広くとることが難しく、また周波数が高くなるに従って十分な減衰量得ることができないことがある。なぜなら、ローパスフィルタを構成する各導体線路の寸法が、誘導性インピーダンスおよび容量性インピーダンスと等価である周波数範囲が限られており、周波数が高くなるに従って伝搬する周波数に対してローパスフィルタが対応できなくなるためである。

【0006】 30 【0005】 減衰させる周波数範囲を広くするためにには、例えば減衰域の低域側を減衰するローパスフィルタと高域側を減衰するローパスフィルタを縦列に多段接続する構成が考えられるが、ローパスフィルタ全体の寸法、通過域の損失が共に大きくなる。

【0007】 40 【0006】 次の問題は、不要波を減衰するためにローパスフィルタをマイクロ波装置に組み込んだ場合、ローパスフィルタは不要波に対して不整合回路として機能し、不要波はローパスフィルタによって反射し減衰しないため、マイクロ波装置内で多重反射を起こし振幅周波数特性を劣化させるという点である。

【0008】 50 【0007】 上記の課題に鑑み、本発明の目的は、誘電体基板上に形成されたマイクロストリップラインによって構成されるローパスフィルタの減衰領域を広帯域化すること、および不要波の反射量を減らすことによりマイクロ波装置内での不要波の多重反射を抑え、振幅周波数特性の劣化を防ぐことにある。

## 【0008】

【課題を解決するための手段】 誘電体基板上に形成された導体膜パターンによって構成されるローパスフィルタであって、前記導体膜パターン上の所定の領域に抵抗膜が形成されたローパスフィルタであり、また、誘電体基

板に形成された導体膜パターンによって構成されるローパスフィルタであって、前記導体膜パターンと前記誘電体基板の間の所定の領域に抵抗膜が形成されたローパスフィルタである。

【0009】上記抵抗膜は、1つの膜からなる場合があり、例えはローパスフィルタを構成する導体膜パターンにおいて入力部から出力部まで連続して形成された1つの膜の場合がある。

【0010】また上記抵抗膜は複数の分割された形態が可能である。この場合、抵抗膜がローパスフィルタを構成する導体膜パターン中の各誘導性インピーダンス部に形成される構成、抵抗膜がローパスフィルタを構成する導体膜パターン中の誘導性インピーダンス部であって入力部および出力部に隣接した個所に形成される構成、及び抵抗膜がローパスフィルタを構成する導体膜パターン中の容量性インピーダンス部の間に配置される誘導性インピーダンス部に形成される構成がある。

【0011】このような構成により、ローパスフィルタの減衰特性を広帯域にし、また不要波の反射量を減らすことによりマイクロ波装置内での不要波の多重反射を抑え、振幅周波数特性の劣化を防ぐことができる。

【0012】

【発明の実施の形態】次に、本発明の実施の形態について図面を参照して説明する。図1は、本発明のローパスフィルタの構成例を示す平面図である。アルミナからなる誘電体基板1上に、導電膜によって、ローパスフィルタの入力、出力インターフェースとして50Ωのマイクロストリップライン2、4が形成され、これらの間にローパスフィルタパターン3が形成される。この例では、入力部から誘導性インピーダンス部と容量性インピーダンスが交互に配置される。本発明では、このローパスフィルタパターン3の中心部領域に沿って入力部から出力部にわたって、1つの抵抗膜5が被覆形成される。

【0013】通過帯域信号及び不要高周波は、50Ωのマイクロストリップライン2から入力し、ローパスフィルタパターン3に伝搬し、通過帯域信号は出力側の50Ωマイクロストリップライン4から出力される。基本的には、不要高周波は、ローパスフィルタパターン3にて減衰される。一方、ローパスフィルタパターン3の各部の線路寸法が誘導性インピーダンスおよび容量性インピーダンスと等価にならない周波数帯では、不要高周波は十分に減衰されない。しかし、抵抗膜5が形成された本構成のローパスフィルタでは、周波数が高くなるに従って減衰量が増加する特性を持っているので、導体パターンのみの従来のローパスフィルタでは減衰されない不要高周波も減衰する。

【0014】ローパスフィルタパターン3を通過しない不要高周波は、反射して50Ωマイクロストリップライン2に戻るが、その際に抵抗膜5によって減衰されるので、その反射量はかなり削減される。

【0015】次に、抵抗膜5が分割されて形成される場合を説明する。図2は、抵抗膜5が形成されたことによりローパスフィルタの通過帯域のロスを減らすための抵抗膜配置例である。抵抗膜5は、ローパスフィルタを構成するパターン中の各誘導性インピーダンス領域にそれぞれ形成されている。

【0016】図3は、ローパスフィルタパターン3において、容量性インピーダンス部の間に位置する誘導性インピーダンス領域に、抵抗膜5が配置された構成である。この構成は、主に特定の高帯域以上の高調波の減衰を目的にしたものである。

【0017】図4は、ローパスフィルタパターン3において、入力および出力インターフェースに隣接する誘導性インピーダンス領域に抵抗膜5が配置された構成である。この構成は、主に反射する不用高周波を減衰させる場合に効果的である。

【0018】なお、図3、図4の構成も、図2と同様に、ローパスフィルタの通過帯域のロスを減らす効果を備える。

【0019】なお上図の構成では、抵抗膜5はローパスフィルタパターン3の上側に形成されている。しかし、抵抗膜5は誘電体基板1とローパスフィルタパターン3の間に位置するように配置することもできる。

【0020】上記構成例では、導電性パターンは金、抵抗膜は窒化タンタル(Ta2N)を用いている。しかし、抵抗膜は他にニクロム(Ni-Cr)なども使用できる。

【0021】図1の構成で、窒化タンタル抵抗膜がおよそ1mm×5mm程度の形状の場合、周波数10GHzのとき約10dBの減衰量増加が見られた。

【0022】本ローパスフィルタの対象となる周波数によってパターンにサイズを適宜調整する。また抵抗膜の厚み、面積、材質などを調整して減衰特性を調整できる。

【0023】

【発明の効果】本発明では、誘電体基板上に形成されたマイクロストリップラインによって構成したローパスフィルタの所定の位置に抵抗膜を形成することによって、周波数が高くなるに従って減衰が大きくなる特性を付加し、ローパスフィルタの減衰特性を広帯域にすることができる。

【0024】また、本ローパスフィルタは、反射される不要波を膜抵抗によって減衰させ、不要波の多重反射を抑え、振幅周波数特性の劣化を防ぐ効果がある。

【0025】さらに、従来以上の減衰量と広帯域化を実現できるので、ローパスフィルタを多段に接続する必要がなく、全体の寸法を小さくできる。

【図面の簡単な説明】

【図1】本発明のローパスフィルタの構成例を示す平面図。

5

【図2】複数の抵抗膜を備えたローパスフィルタの構成  
例を示す平面図。

【図3】複数の抵抗膜を備えたローパスフィルタの構成  
例を示す平面図。

【図4】複数の抵抗膜を備えたローパスフィルタの構成  
例を示す平面図。

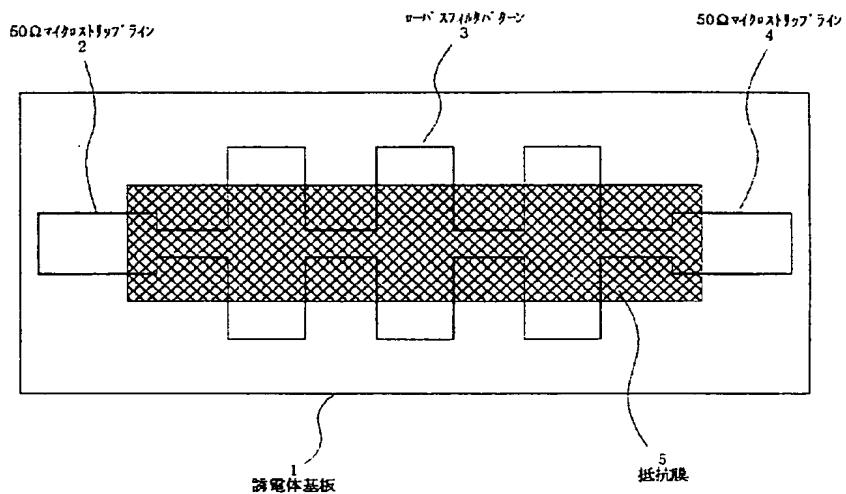
6

\* 【図5】従来のローパスフィルタの構成を示す平面図。  
【符号の説明】

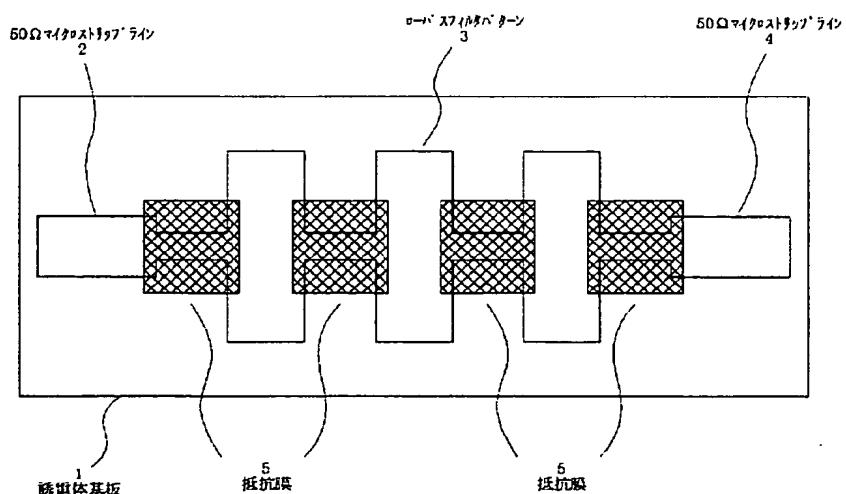
1 誘電体基板  
2, 4 50Ωマイクロストリップライン  
3 ローパスフィルタバターン

\* 5 抵抗膜

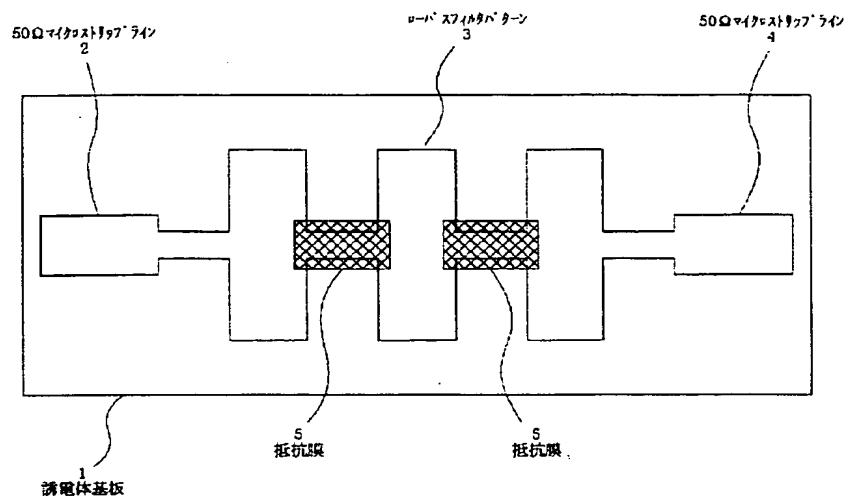
【図1】



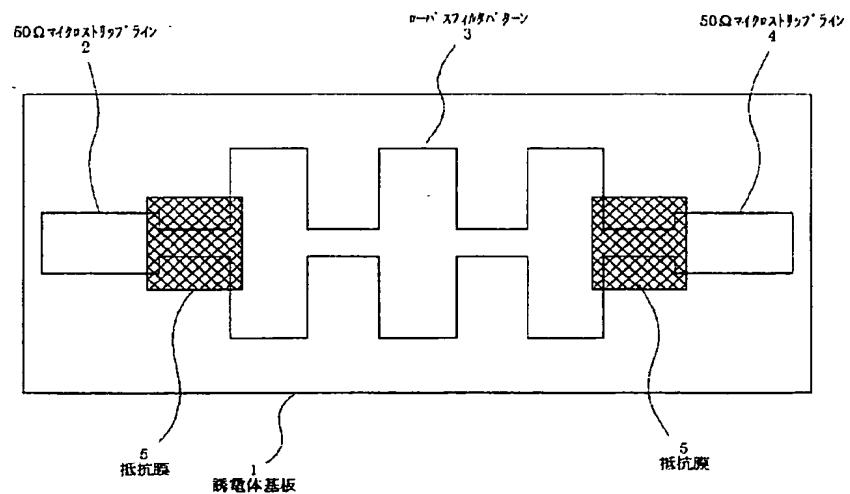
【図2】



【図3】



【図4】



【図5】

